

## 5. INTERFACE PARALLELE IMPRIMANTE LPT. PIO 8255

### Architecture PC

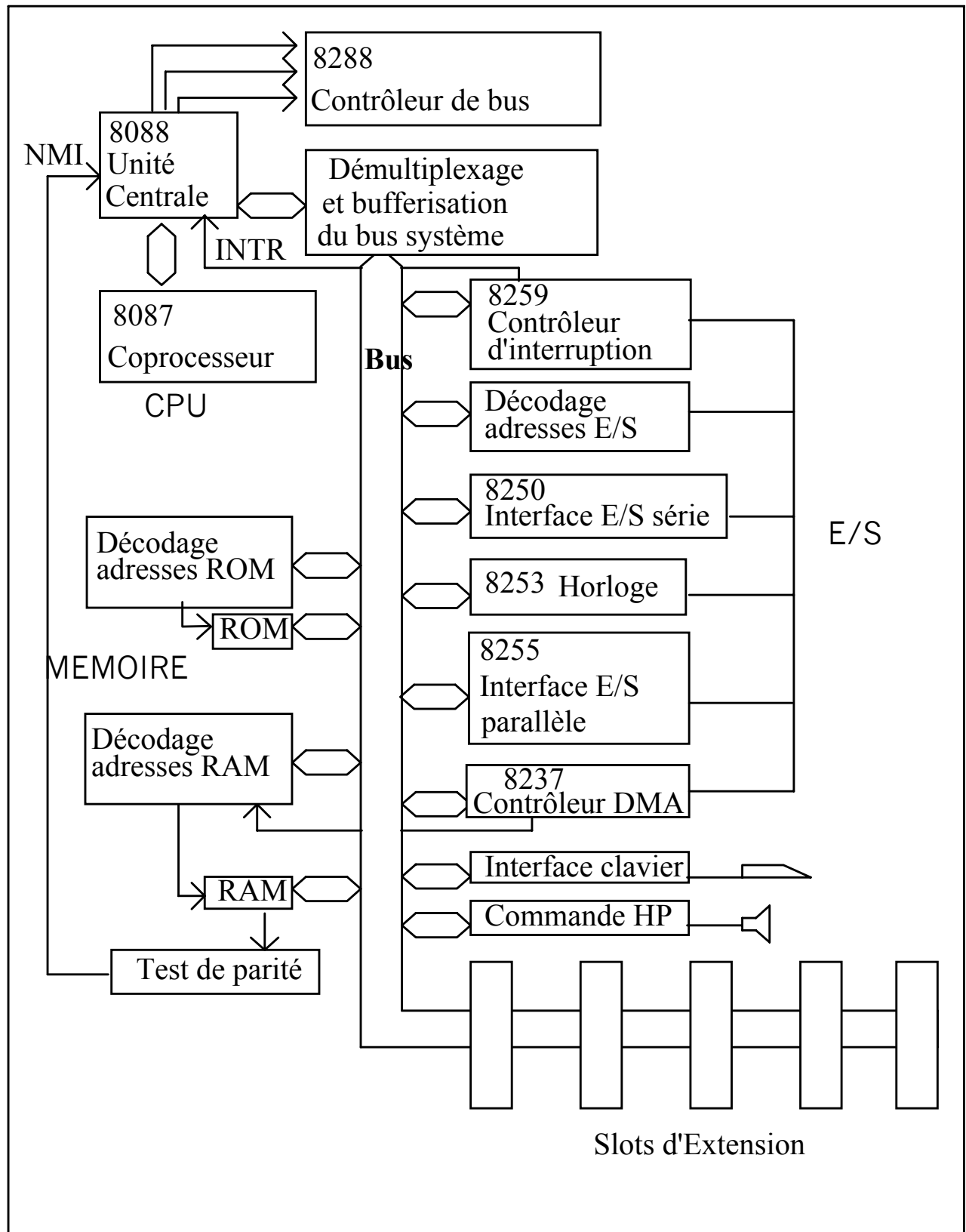
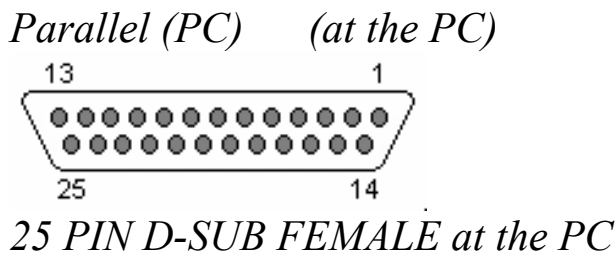


Schéma-bloc de la carte mère du PC

*Mapping des E/S du PC*

<i>Adresse d'E/S</i>	<i>Unité connectée</i>
<b>00 - 0F</b>	<b>Contrôleur DMA 8237</b>
<i>10 - 1F</i>	<i>Libre</i>
<b>20 - 21</b>	<b>Contrôleur d'interruption 8259</b>
<i>22 - 3F</i>	<i>Libre</i>
<b>40 - 43</b>	<b>Compteurs programmables 8253</b>
<i>44 - 5F</i>	<i>Libre</i>
<b>60 - 64</b>	<b>Ports d'E/S de la carte mère</b>
<i>65 - 7F</i>	<i>Libre</i>
<b>80 - 83</b>	<b>Registres DMA</b>
<i>84 - 1FF</i>	<i>Libre</i>
<b>200 - 20F</b>	<b>Adaptateurs jeux</b>
<i>210 - 26F</i>	<i>Libre</i>
<b>270 - 27F</b>	<b>Réservé</b>
<i>280 - 2F7</i>	<i>Libre</i>
<b>2F8 - 2FF</b>	<b>Réservé</b>
<i>300 - 377</i>	<i>Libre</i>
<b>378 - 37F</b>	<b>INTERFACE PARALLELE (IMPRIMANTE)</b>
<i>380 - 3AF</i>	<i>Libre</i>
<b>3B0 - 3BF</b>	<b>Contrôleur parallèle imprimante</b>
<i>300 - 3CF</i>	<i>Libre</i>
<b>3D0 - 3DF</b>	<b>Contrôleur graphique/couleur</b>
<i>3E0 - 3EF</i>	<i>Libre</i>
<b>3F0 - 3F7</b>	<b>Contrôleur disquettes (floppy disk)</b>
<b>3F8 - 3FF</b>	<b>Interface série (RS-232C)</b>
<i>400 - FFFF</i>	<i>Libre (reste des 64K canaux d'E/S)</i>

*Connecteur port parallèle imprimante (DB25) côté PC :*



<i>Pin</i>	<i>Name</i>	<i>Dir</i>	<i>Description</i>
1	/STROBE	↔	Strobe
2	D0	↔	Data Bit 0
3	D1	↔	Data Bit 1
4	D2	↔	Data Bit 2
5	D3	↔	Data Bit 3
6	D4	↔	Data Bit 4
7	D5	↔	Data Bit 5
8	D6	↔	Data Bit 6
9	D7	↔	Data Bit 7
10	ACK	←	Acknowledge
11	/BUSY	←	Busy
12	PO	←	Paper out
13	SEL IN	←	Select in
14	/AUTOFD	↔	Autofeed
15	ERROR	←	Error
16	INIT	↔	Initialize
17	/SEL	↔	Select Printer
18	GND	—	Ground
19	GND	—	Ground
20	GND	—	Ground
21	GND	—	Ground
22	GND	—	Ground
23	GND	—	Ground
24	GND	—	Ground
25	GND	—	Ground

## 4. Architecture logicielle de l'interface parallèle

### 4.1. Paramétrage du BIOS

<i>Mode</i>	<i>Sens de transfert</i>	<i>Spécificité</i>
<b>SPP (Normal)</b>	<b>Bidirectionnel (OUT/IN)</b>	<b>Mode normal</b>
EPP	Bidirectionnel (OUT/IN)	Mode rapide
ECP	Monodirectionnel (OUT)	Fonctions étendues

### 4.2. Adresse de l'interface parallèle

<i>Adresse (notée BASE)</i>	<i>Spécificité</i>	<i>Paramétrage</i>
<b>378H</b>	<b>LPT1</b>	<b>Modifiable par le BIOS</b>
278H	LPT2	Modifiable par le BIOS

### 4.3. Affectation des broches du connecteur parallèle (LPT1)

<i>Pin # DB25</i>	<i>Signal</i>	<i>Direction</i>	<i>Register</i>
1	Strobe	IN/OUT	Control
2	Data0	OUT/IN	Data
3	Data1	OUT/IN	Data
4	Data2	OUT/IN	Data
5	Data3	OUT/IN	Data
6	Data4	OUT/IN	Data
7	Data5	OUT/IN	Data
8	Data6	OUT/IN	Data
9	Data7	OUT/IN	Data
10	Ack	IN	Status
11	Busy	IN	Status
12	Paper out	IN	Status
13	Select in	IN	Status
14	Auto linefeed	IN/OUT	Control
15	Error	IN	Status
16	Initialize printer	IN/OUT	Control
17	Select printer	IN/OUT	Control
18-25	Ground	GND	

#### 4.4. Ports de l'interface parallèle

**Connecteur parallèle LPT = 3 “ ports ” :**

<i>Adresse</i>	<i>Port</i>	<i>Direction (READ-IN / WRITE -OUT)</i>	<i>Taille</i>	<i>Pin # DB25</i>
BASE+0	Data port	OUT si Mode Monodir. (BIOS) OUT/IN si Mode Bidir. (BIOS) (OUT par défaut)	8 bits	2-9
BASE+1	Status port	IN only (si données écrites → ignorées)	8 bits	10-13 +15
BASE+2	Control port	IN/OUT (sélect. sens Data port en Mode Bidir.)	8 bits	1 +14 +16-17

#### 4.5. Data port de l'interface parallèle

<i>Adresse</i>	<i>Port</i>	<i>Direction (READ-IN / WRITE -OUT)</i>	<i>Bit #</i>	<i>Signal</i>	<i>Pin # DB25</i>
BASE+0	Data port	OUT en Mode Monodir. OUT/IN en Mode Bidir. (OUT par défaut)	<b>Bit 7</b> (MSB)	Data7	9
			<b>Bit 6</b>	Data6	8
			<b>Bit 5</b>	Data5	7
			<b>Bit 4</b>	Data4	6
			<b>Bit 3</b>	Data3	5
			<b>Bit 2</b>	Data2	4
			<b>Bit 1</b>	Data1	3
			<b>Bit 0</b> (LSB)	Data0	2

### 4.6. Status port de l'interface parallèle

Adresse	Port	Direction ( <i>READ-IN</i> / <i>WRITE -OUT</i> )	Bit #	Signal	Pin # DB25
BASE+1	Status port	IN only  (si données écrites → ignorées)	Bit 7	$\overline{\text{Busy}}$	11
			<b>Bit 6</b>	Ack	10
			<b>Bit 5</b>	Paper out	12
			<b>Bit 4</b>	Select in	13
			<b>Bit 3</b>	Error	15
			Bit 2	$\overline{\text{IRQ}}$	-
			Bit 1	Reserved	-
			Bit 0	Reserved	-

### 4.7. Control port de l'interface parallèle

Adresse	Port	Direction ( <i>READ-IN</i> / <i>WRITE -OUT</i> )	Bit #	Signal	Pin # DB25
BASE+2	Control port	IN/OUT  (sélect. sens de Data port Mode Bidir.)	Bit 7	Reserved	-
			Bit 6	Reserved	-
			<b>Bit 5</b>	Select Data port IN/OUT	-
			Bit 4	Enable IRQ via Ack line	-
			Bit 3	$\overline{\text{Select printer}}$	17
			<b>Bit 2</b>	Initialize printer	16
			Bit 1	$\overline{\text{Autolinefeed}}$	14
			Bit 0	$\overline{\text{Strobe}}$	1

**Mot à écrire à l'adresse BASE + 2 pour sélection du Data port IN/OUT :**

**.Data port IN:** mot =  $\begin{matrix} \text{MSB} & 7 & 6 & 5 & 4 & 3 & 2 & 1 & 0 & \text{LSB} \\ \boxed{x} & \boxed{x} & \boxed{1} & \boxed{x} & \boxed{x} & \boxed{x} & \boxed{x} & \boxed{x} & \boxed{x} & \end{matrix} = \begin{matrix} \text{MSB} & 7 & 6 & 5 & 4 & 3 & 2 & 1 & 0 & \text{LSB} \\ \boxed{0} & \boxed{0} & \boxed{1} & \boxed{0} & \boxed{0} & \boxed{0} & \boxed{0} & \boxed{0} & \boxed{0} & \end{matrix} \rightarrow \text{mot} = \mathbf{20H}$

**.Data port OUT:** mot =  $\begin{matrix} \text{MSB} & 7 & 6 & 5 & 4 & 3 & 2 & 1 & 0 & \text{LSB} \\ \boxed{x} & \boxed{x} & \boxed{0} & \boxed{x} & \boxed{x} & \boxed{x} & \boxed{x} & \boxed{x} & \boxed{x} & \end{matrix} = \begin{matrix} \text{MSB} & 7 & 6 & 5 & 4 & 3 & 2 & 1 & 0 & \text{LSB} \\ \boxed{0} & \boxed{0} & \boxed{0} & \boxed{0} & \boxed{0} & \boxed{0} & \boxed{0} & \boxed{0} & \boxed{0} & \end{matrix} \rightarrow \text{mot} = \mathbf{00H}$

## 5. Programmation de l'interface parallèle

### Programme C CVI pilotant le port parallèle (LPT1) du PC

#### Ecriture du mot FFH sur le port DATA puis lecture en boucle du port DATA

```

#include <utility.h>          // Inclusion de la librairie utility (fonctions inp(), outp())
#define ADR_LPT1 0x378        // 378H s'écrit en C : 0x3F8
#define ADR_LPT2 0x278
#define PORT_DATA ADR_LPT1    // Port DATA situé à l'adresse de base
#define PORT_STATUS ADR_LPT1+1 // Port STATUS à l'adresse de base + 1
#define PORT_CTRL ADR_LPT1+2  // Port CTRL à l'adresse de base + 2

main()
{
  unsigned char mot;          // Déclarations

  outp(PORT_CTRL,0x00);      // Place le port DATA en sortie (par défaut)

  outp(PORT_DATA, 0xFF);     // 8 bits à « 1 » sont envoyés sur le port DATA
                             // (et y restent mémorisés à cette valeur
                             // les ports du 8255 intègrent un registre)

  outp(PORT_CTRL,0x20);     // Place le port DATA en entrée

  while(1)                  // Boucle infinie
  {
    mot = inp(PORT_DATA);    // Lecture permanente du port DATA
                             // à la cadence horloge PC
                             // avec 1 acquisition par cycle horloge
                             // chaque acquisition étant stockée dans mot
  }

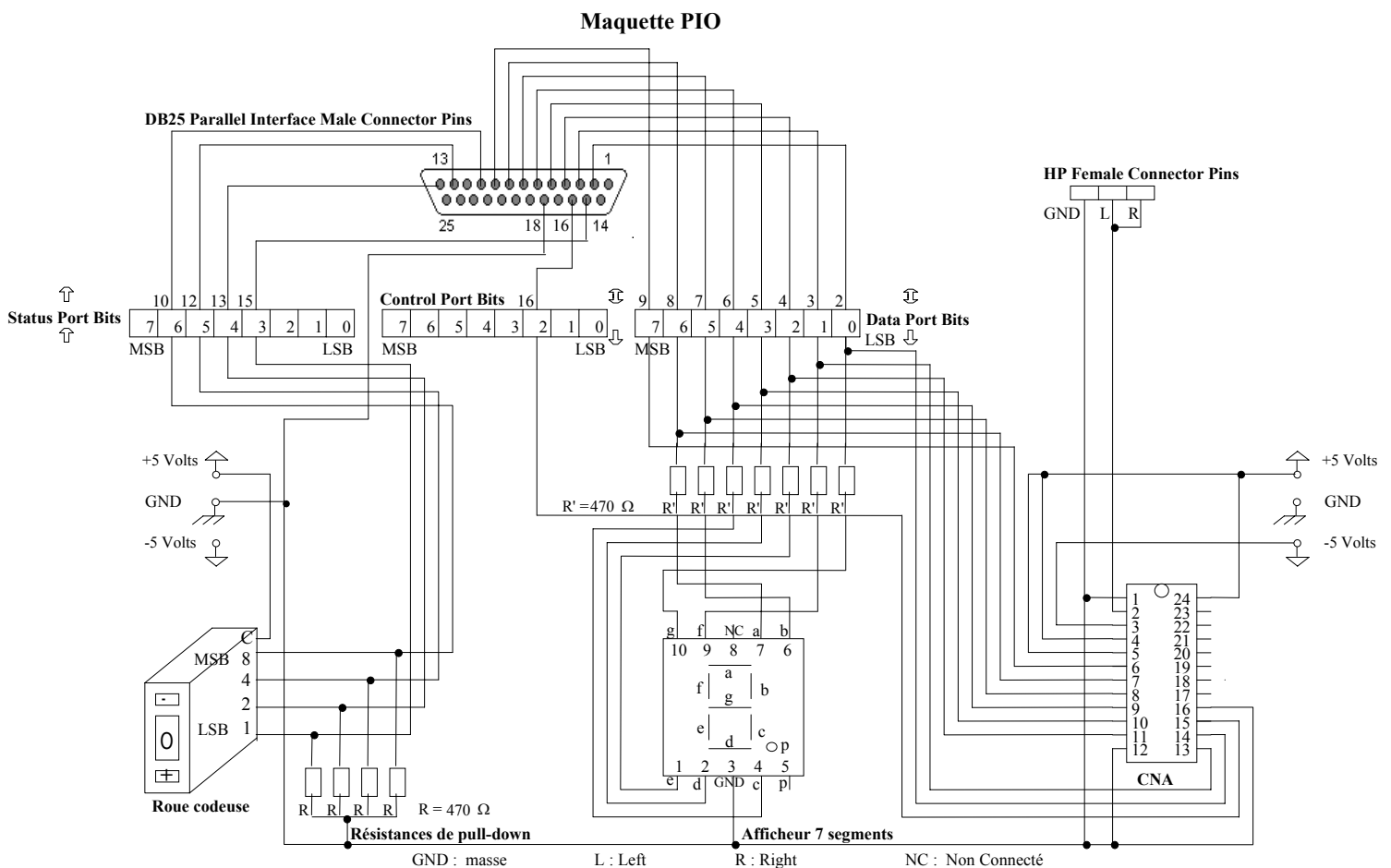
                             // Sans la boucle infinie, 1 seule acquisition
                             // serait réalisée à l'instant de l'exécution
                             // de mot = inp(PORT_DATA)
                             // et serait mémorisée dans mot
}

```

## 6. Application de l'interface parallèle

### 6.1. Entrées/Sorties en mode Monodirectionnel

- Par LPT :
- . Affichage d'un digit (en code binaire)
  - . Acquisition d'un chiffre (en code DCB) par roue codeuse
  - . CNA d'un fichier audio



#### Acquisition du chiffre (en code DCB) de la roue codeuse

- Acquisition par le Status port (IN) sur les bits 6,5,4,3
- **Masquer** puis **décaler** l'octet d'acquisition.

#### Commande afficheur (en code binaire sur 7 bits)

- Affichage du digit par le Data port (OUT) sur les bits 6,5,4,3,2,1,0
- **Coder** l'allumage des segments correspondant à chaque chiffre.

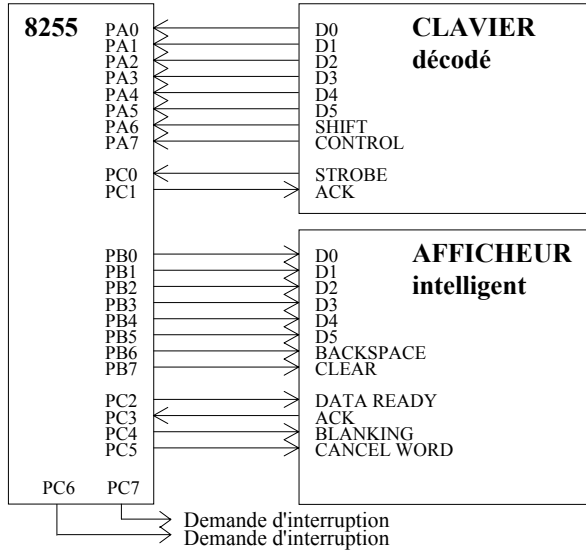
#### Commande CNA (Conversion Numérique/Analogique audio 8 bits)

- Echantillons transmis périodiquement au Data port (OUT) sur les bits 7,6,5,4,3,2,1,0.
- Horloge déclenchant la CNA de chaque échantillon sur le bit 2 du Control Port.
- Cadencement par attente active (fonction delay).

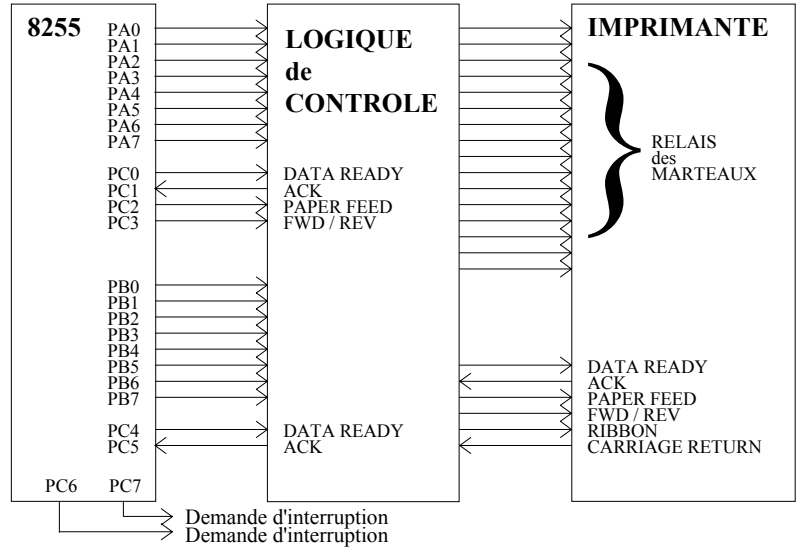


## 6.2. Autres applications de l'interface parallèle

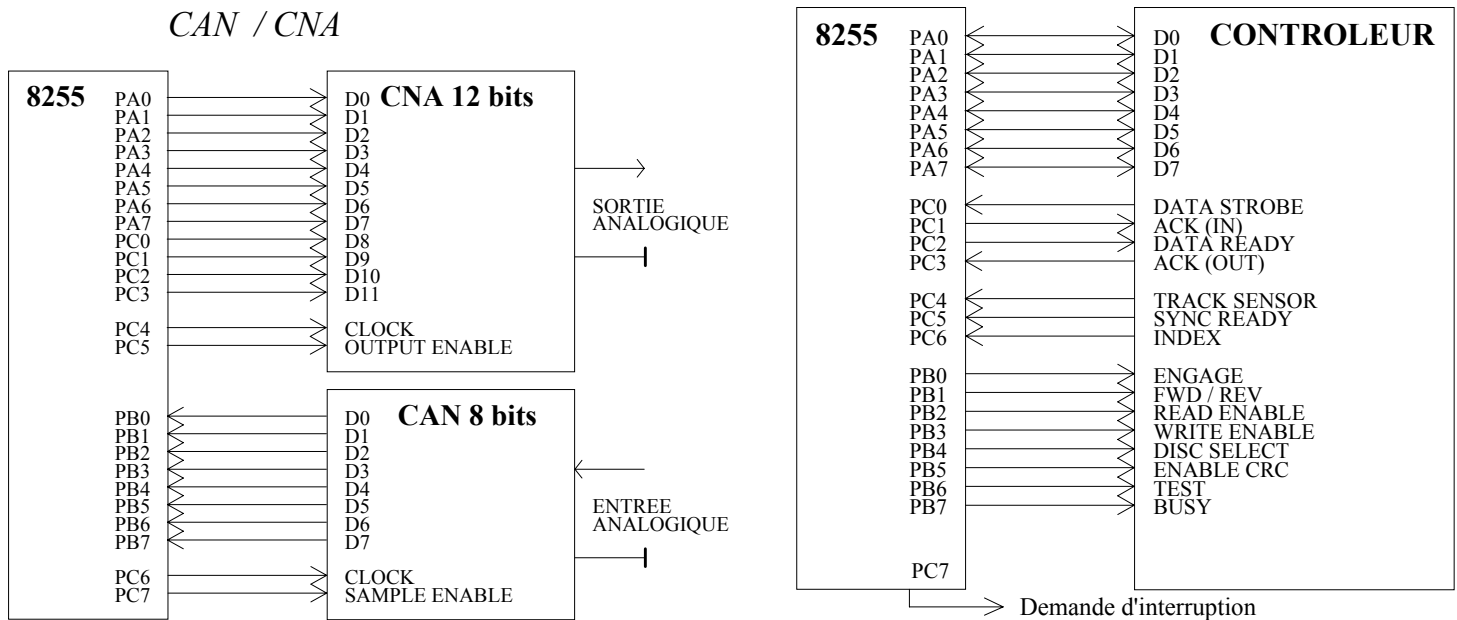
Interface de clavier et de dispositif d'affichage



Interface d'imprimante



Interface contrôleur de disquette



## 5 ANNEXE. Interface parallèle imprimante LPT (PIO 8255)

Le contrôleur de l'interface parallèle (PIO) est le composant 8255.

### Contrôleur PIO 8255 de liaison parallèle

